

SYLLABUS

1. Puni naziv nastavnog predmeta:

Projektovanje mikroprocesorskih sistema

2. Skraćeni naziv nastavnog predmeta / šifra:**3. Ciklus studija:**

1

4. Bodovna vrijednost ECTS:

6

5. Status nastavnog predmeta: Obavezni Izborni**6. Preduslovi za polaganje nastavnog predmeta:**

Osnovi programiranja, Projektovanje logičkih sistema

7. Ograničenja pristupa:**8. Trajanje / semestar:**

1

6

9. Sedmični broj kontakt sati:

9.1. Predavanja:

3

9.2. Auditorne vježbe:

0

9.3. Laboratorijske / praktične vježbe:

2

10. Fakultet:

Fakultet elektrotehnike

11. Odsjek / Studijski program:

Elektrotehnika i računarstvo

12. Odgovorni nastavnik:

dr.sc. Naser Prljača, red.prof.

13. E-mail nastavnika:

naser.prljaca@untz.ba

14. Web stranica:

--

15. Ciljevi nastavnog predmeta:

Cilj predmeta je da upozna studente sa metodama projektovanja ugrađenih mikroprocesorski baziranih sistema korištenih u automatici i robotici.

16. Ishodi učenja:

Student treba da savlada arhitekture savremenih mikroprocesora, sa posebnim osvrtom na mikroprocesore korištene u mikrokontrolerima i SOC-ima. Treba da bude osposobljen za razvoj ugrađenog sistema umjerene kompleksnosti, od hardverskog povezivanja sa vanjskim uređajima do razvoja aplikativnog softvera korištenjem asemblerskog i C/C++ jezika, sa ili bez RTOS-a.

17. Indikativni sadržaj nastavnog predmeta:

Projektovanje i upotreba mikroprocesorski baziranih ugrađenih sistema. Arhitektura mikroprocesora. CISC i RISC procesori. ARM 32-bitni RISC procesor, arhitektura i karakteristike. Kontrolna jedinica i aritmetičko-logička jedinica. Pipelining. Registri, sabirnice, memorije i I/O periferali. Modovi rada procesora. Izuzeci i prekidi. Koprocesori (FPU, obrada audia i videa, etc.). ARM instrukcijski skup i asemblersko programiranje. ARM Thumb i Thumb 2 instrukcijski setovi. Operativni sistemi ugrađenih mikroprocesorskih sistema. Servisi operativnih sistema. Konkurentno izvođenje taskova (procesi, niti). Raspoređivači taskova (schedulers). Upravljanje memorijom. Sinhronizacija i komunikacija između taskova (semafori, dijeljena memorija, cijevi). Upravljanje fajl sistemom.

18. Metode učenja:

Predavanja, te laboratorijske vježbe sa savremenim razvojnim pločama i savremenim IDE softverskim oaketima. Samostalan rad studenata na realizaciji određenih projekata.

19. Objašnjenje o provjeri znanja:

Ispit se polaže kroz predispitne aktivnosti (parcijale) i završni ispit. Parcijalni ispiti podrazumjevaju seminarske radove, koji obuhvataju rješavanje problema koristeći principe rađene na predavanjima i vježbama. Završni ispit je pismeni i obuhvata kompletno ispredavano gradivo.

20. Težinski faktor provjere:

Pismeni ispit (dva parcijalna) 50% i usmeni (završni) ispit 50%

21. Osnovna literatura:

M. A. Mazidi et al., "ARM Assembly Language Programming and Architecture", Mazidis and Naimis, 2013
S. Furber, "ARM System on Chip Architecture", Addison Wesley, 2000
A. Silberschatz, P. Galvin, G. Gagne, "Operating System Concepts", Wiley, 2012

22. Internet web reference:**23. U primjeni od akademske godine:**

2016/2017

24. Usvojen na sjednici NNV/UNV:

04.04.2016