

SYLLABUS

1. Puni naziv nastavnog predmeta:

Projektovanje sistema na čipu

2. Skraćeni naziv nastavnog predmeta / šifra:

ne popunjavati

3. Ciklus studija:

1

4. Bodovna vrijednost ECTS:

6

5. Status nastavnog predmeta: Obavezni Izborni**6. Preduslovi za polaganje nastavnog predmeta:**

Projektovanje mikroprocesorskih sistema

7. Ograničenja pristupa:

Studenti Fakulteta elektrotehnike, studijski program "Elektrotehnika i računarstvo" koji imaju ispunjene preduslove

8. Trajanje / semestar:

1

7

9. Sedmični broj kontakt sati:

9.1. Predavanja:

3

9.2. Auditorne vježbe:

0

9.3. Laboratorijske / praktične vježbe:

2

10. Fakultet:

Fakultet elektrotehnike

11. Odsjek / Studijski program:

Elektrotehnika i računarstvo

12. Odgovorni nastavnik:

dr.sc. Lejla Banjanović-Mehmedović, vanr.prof

13. E-mail nastavnika:

lejla.mehmedovic@untz.ba

14. Web stranica:

--

15. Ciljevi nastavnog predmeta:

Ciljevi kursa su da studenti nauče osnove dizajniranja ugrađenih sistema. Na kraju semestra/kursa uspješni studenti, koji su tokom čitavog nastavnog perioda kontinuirano obavljali svoje obaveze, će biti osposobljeni da: znaju o projektovanju mikrokontrolerski baziranih sistema i sistema na čipu baziranih na FPGA u cilju projektovanja mikrokontrolerskih baziranih sistema posebne namjene korištenjem programskih jezika visokog nivoa i sistema srednje složenosti na čipu korištenjem hardverskog deskripcionog jezika.

16. Ishodi učenja:

Na kraju semestra/kursa uspješni studenti, koji su tokom čitavog nastavnog perioda kontinuirano obavljali svoje obaveze, će biti osposobljeni da: znaju o projektovanju mikrokontrolerski baziranih sistema i sistema na čipu baziranih na FPGA u cilju projektovanja mikrokontrolerskih baziranih sistema posebne namjene korištenjem programskih jezika visokog nivoa i sistema srednje složenosti na čipu korištenjem hardverskog deskripcionog jezika.

17. Indikativni sadržaj nastavnog predmeta:

Ugrađeni (embedded) sistemi. Usporedbe (mikroprocesori, mikrokontroleri, DSP, ASIC, ASSP, FPGA). Arhitektura mikorkontrolera. Procesori. Memorije. Tajmeri. WDT. Integrirana hardverska periferija. Osnove hardversko/softverskog interfejsa, tehnike senzacije i kontrole fizičkog okruženja. Sistemi realnog vremena. Sat realnog vremena. Prekidni sistemi. Ugrađeni operativni sistemi (EOS). Dizajn sistema na čipu (SoC). Arhitektura FPGA baziranih ugrađenih sistema. Logičke ćelije. Logički blokovi. Ugrađeni množači i memorija. Menadžeri clock-a. Konfigurabilni ulazi/izlazi. Komunikacija. FPGA-bazirani ugrađeni procesori (Hard-, Soft-). Programiranje FPGA. Mašine konačnog stanja. Sinteza sistema korištenjem hardverskih deskripcionih jezika (HDL). Napredne Verilog forme projektovanja sistema na čipu. Projektovanje FPGA sistema bazirano na hard- i soft-procesorima. Softver-Hardver kodizajn. Cyber-fizički sistemi. Primjeri mikrokontrolerskih i FPGA baziranih aplikacija u inženjerstvu.

18. Metode učenja:

Na predavanjima kroz usmeno izlaganje (prikazuju se PowerPoint prezentacije) se demonstrira gradivo koje je predviđeno program, za dodatna objašnjenja se koristi ploča i kreda.

Na laboratorijskim vježbama će se rješavanjem programskih zadataka praktično dizajnirati mikrokontrolerski bazirani sistemi posebne namjene i sistemi na čipu srednje složenosti.

19. Objašnjenje o provjeri znanja:

Kontinuirana provjera znanja tokom semestra, kroz grupne i/ili pojedinačne seminarske radove, na kraju semestra se radi završni ispit. Seminarski radovi se izvode u okviru laboratorijskih vježbi, analizira se problem i dizajnira rješenje, kod kuće se završava finalni izvještaj. Po svakoj tematskoj cjelini se radi po jedan rad (ukupno 2) i nose ukupno 45 bodova. Po svakom sem. radu, mora se osvojiti minimalno pola bodova od predviđenog iznosa. Završni, popravni završni i dodatni popravni završni ispit obuhvaćaju kompletno gradivo, ali sa akcentom na gradivo koje nije obuhvaćeno seminarskim radovima i polažu se pismeno. Na završnom ispitu student može osvojiti maksimalno 50 bodova, odnosno minimalno 25 bodova. Provjere na svim oblicima znanja priznaju se kao kumulativni ispit i da bi student položio predmet mora ostvariti minimalno 54 kumulativna boda.

20. Težinski faktor provjere:

Ocjena na ispitu zasnovana je na ukupnom broju bodova koje je student stekao ispunjavanjem predispitnih obaveza i polaganjem završnog ispita. Student može ostvariti maksimalno 100 bodova i to prema sljedećoj skali:

Prisustvo predavanjima/vježbama	5
Prvi sem. rad	25
Drugi sem. rad	20
Ukupno predispitne obaveze	50
Završni ispit	50
Ukupno	100

21. Osnovna literatura:

Peter Marwedel: Embedded System Design, Springer, 2006.

J. Nurmi: Processor Design, System-on-Chip Computing for ASICs and FPGAs, 2007.

Rahul Dubey: Introduction to Embedded System Design Using Field Programmable Gate Arrays, Springer, 2008.

22. Internet web reference:**23. U primjeni od akademske godine:**

2016/2017

24. Usvojen na sjednici NNV/UNV:

04.04.2016