

SYLLABUS

1. Puni naziv nastavnog predmeta:

Dizajn i implementacija procesora

2. Skraćeni naziv nastavnog predmeta / šifra:

RI706

3. Ciklus studija:

2

4. Bodovna vrijednost ECTS:

5

5. Status nastavnog predmeta:

Obavezni

6. Preduslovi za polaganje nastavnog predmeta:

Arhitektura računara (RI201)

7. Ograničenja pristupa:

8. Trajanje / semest(a)r(i):

1

2

9. Sedmični broj kontakt sati i ukupno studentsko radno opterećenje na predmetu:

	Semestar (1)	Semestar (2)	(za dvosemestralne predmete)	Opterećenje: (u satima)
9.1. Predavanja	3			Nastava: 34
9.2. Auditorne vježbe	0			Individualni rad: 116
9.3. Laboratorijske / praktične vježbe	0			Ukupno: 150

10. Fakultet:

Fakultet elektrotehnike

11. Odsjek / Studijski program :

Elektrotehnika i računarstvo

12. Nosilac nastavnog programa:

dr.sci. Amer Hasanović, red.prof.

13. Ciljevi nastavnog predmeta:

14. Ishodi učenja:

Po završetku kursa, studenti će: razumjeti principe HDL-a (Hardware Description Language) korištenjem jezika Verilog, znati primijeniti HDL za dizajn i implementaciju procesora, znati koristiti HDL simulacione alate u fazi dizajna, znati implementirati procesor na ciljnoj FPGA platformi.

15. Indikativni sadržaj nastavnog predmeta:

HDL koncepti. Verilog tipovi podataka, vrijednosti, registri, žice i moduli. Verilog kontrolne strukture. Verilog simulatori Icarus i Verilator. Dizajn, simulacija i implementacija jednociklusnog procesora. Dizajn, simulacija i implementacija procesora sa cjevovodom. Tretman prekida. Organizacija memorije.

16. Metode učenja:

Predavanja, individualni rad studenata na zadaćama i projektima.

17. Objašnjenje o provjeri znanja:

Tokom semestra se obavlja kontinuirana provjera znanja kroz neke od narednih aktivnosti: izrada zadaća, testova, seminarskih radova ili projektnih zadataka.

18. Težinski faktor provjere:

Predispitne aktivnosti: 100%
Konačna ocjena se formira u skladu sa Pravilima studiranja na osnovu bodova ostvarenih kontinuiranom provjerom znanja tokom semestra (zadaće, testovi i projekat).

19. Obavezna literatura:

Hennessy and Patterson, "Computer Architecture: A Quantitative Approach", Morgan Kaufmann, 2011

20. Dopunska literatura:

21. Internet web reference:

22. U primjeni od akademske godine:

2024/2025

23. Usvojen na sjednici NNV/UNV:

30.04.2024.
