

SYLLABUS

1. Puni naziv nastavnog predmeta:

Projektovanje elektronskih sklopova

2. Skraćeni naziv nastavnog predmeta / šifra:

ne popunjavati

3. Ciklus studija:

2

4. Bodovna vrijednost ECTS:

6

5. Status nastavnog predmeta: Obavezni Izborni**6. Preduslovi za polaganje nastavnog predmeta:**

Osnovi elektronike, Analogna integrisana elektronika, Mikroprocesorski sistemi u telekomunikacijama

7. Ograničenja pristupa:**8. Trajanje / semestar:** 1 2**9. Sedmični broj kontakt sati:**

9.1. Predavanja:

3

9.2. Auditorne vježbe:

0

9.3. Laboratorijske / praktične vježbe:

0

10. Fakultet:

Fakultet elektrotehnike

11. Odsjek / Studijski program:

Elektrotehnika i računarstvo

12. Odgovorni nastavnik:

dr.sc. Aljo Mujčić, red.prof.

13. E-mail nastavnika:

aljo.mujcic@untz.ba

14. Web stranica:

--

15. Ciljevi nastavnog predmeta:

Ovladati konceptima projektovanja elektronskih sklopova. Studenti će naučiti osnovne tehnologije i metode za projektovanje i analizu elektronskih sklopova. Sposobnost povezivanja matematičkih modela sa tehnološkim rješenjima. Praktično rješavanje problema sa elektronskim sklopovima.

16. Ishodi učenja:

Integracija senzora, aktuatora i komunikacijskih modula sa mikrokontrolerima primjenom analogne obrade signala. Razvoj elektronskih sklopova korištenjem programskih alata za simulaciju elektronskih kola. Dizajn štampane veze koja uključuje integritet signala i imedansno prilagođavanje. Razumijevanje tehnologije programibilnih kola FPGA. Programiranje i razvoj elektronskih sklopova sa FPGA.

17. Indikativni sadržaj nastavnog predmeta:

Tehnološki pregled osnovnih analognih i digitalnih elektronskih komponenata, Modelovanje i konceptualni dizajn elektronskih sklopova, Dizajn jednostavnog elektronskog sklopa koji uključuje analogne komponente, FPGA, mikrokontroler, senzore i aktuator, Dizajn štampanih veza koje uključuje analizu integritet signala i imedansno prilagođavanje. Arhitektura programibilnog čipa FPGA. Načini programiranja FPGA kola. Programiranje FPGA korištenjem programskog jezika VHDL sa primjerima.

18. Metode učenja:

Predavanja uz upotrebu prezentacija i neophodnih detaljnih izvođenja i objašnjenja na tabli, uz aktivno učešće studenata. Rad sa studentima se zasniva na rješavanju konkretnih problema dizajna elektronskih kola koje uključuju analogne komponente, FPGA, mikrokontroler, senzore i aktuator. Svaki student realizira sopstveni projekat koji uključuje praktičnu primjenu stečenih znanja.

19. Objašnjenje o provjeri znanja:

Provjera znanja uključuje praktični rad razvoja dva sistema. Prvi sistem sadrži senzore, analognu obradu signala mikrokontroler, aktuator i komunikacijske module. Drugi sistem realizira određenu funkciju korištenjem FPGA kola. Oba rada student izlaže usmeno i konačna ocjena se formira na osnovu realiziranog projekta, dokumentacije, izlaganja i odgovora na postavljena pitanja.

20. Težinski faktor provjere:

Ocjena na ispitu zasnovana je na ukupnom broju bodova koje je student stekao realizacijom projekta, dokumentacije, izlaganja i odgovora na postavljena pitanja. Student može ostvariti maksimalno 100 bodova i to prema sljedećoj skali:

Prvi praktični rad - opis sistema (pisani dio rada)	25
Drugi praktični rad - opis sistema (pisani dio rada)	25
Ukupno predispitne obaveze:	50
Završni ispit - usmeno izlaganje radova	50
Ukupno	100

21. Osnovna literatura:

S.H. Hall et al: HighSpeed Digital System Design, Wiley Publishers

A. Doboli, E.H. Currie, "Introduction to MixedSignal, Embedded Design", Springer, 2011.

N. Kularatna, " Electronic circuit design : from concept to implementation ", 2008.

22. Internet web reference:**23. U primjeni od akademske godine:**

2016/2017

24. Usvojen na sjednici NNV/UNV: